

简单流畅的SWEERV 核心产品之旅

"使用开放IP在未来半导体设备中进行创新和差异化，从未如此简单"。

Codasip SweRV Core™核心支持包为基于SweRV的片上系统设计、实现、测试和编写软件提供了所需的所有组件，包括验证测试平台和IP、领先EDA流程的参考脚本、用于仿真和仿真模型以及软件开发工具——以上所有这些都有专业的技术支持。

开源的即未来的

RISC-V开源ISA（指令集架构）通过改变系统芯片的设计方式，对当今行业现状是一个非常大的挑战。采用RISC-V开源架构可以保护您对系统软件的投资，从而将风险降到最低，并且无需再依赖封闭的生态系统或单一的供应商。

开源核心绝对是选择RISC-V架构的强有力条件，因为在开源条件下RTL不需要授权许可。更重要的是，我们需要考虑到核心所有权的总成本。为了使用开源的RTL，您需要建立一个全面的硬件实现和验证流程，同时还需要软件开发工具。Codasip在我们独家的SweRV核心支持包中提供所有以上支持，免您后顾之忧。

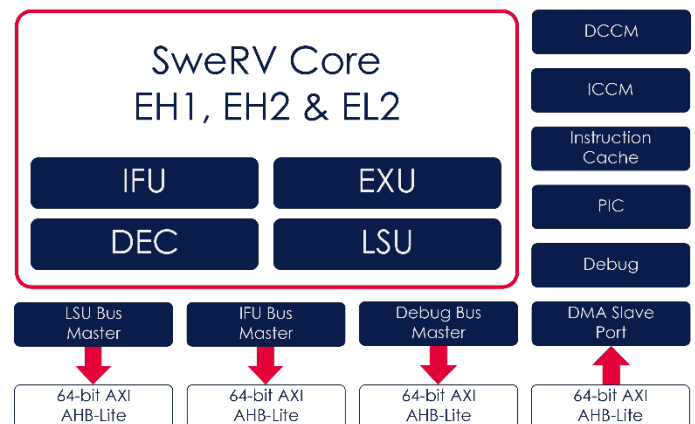
SWERV核心系列

由西部数据开发的SweRV核心具有令人印象深刻的性能和能效组合，通过Codasip独家提供的SweRV支持包，您可以以竞争技术的一小部分成本将其实现在自己的芯片中。Codasip为您提供商业EDA设计流程的全面支持，使您自信地部署该核心所需的一切。

SweRV内核包括中等至高性能的32位RISC-V内核，面向存储控制器、工业物联网、监控系统的实时分析以及其他智能系统等嵌入式应用。这些设计具有节能性，同时能够实现高时钟频率。

西部数据SweRV核心系列目前有三个成员组成：

SweRV Core™



SweRV Core EH1

西部数据SweRV Core EH1是一款32位、双向超标量、9级流水线核心。凭借高达5.7 CoreMark/MHz的性能和较小的占用空间，它为支持数据密集型边缘应用(如存储控制器、工业物联网、监控系统和其他智能系统中的实时分析)的嵌入式设备提供了极具吸引力的功能。采用28nm CMOS工艺技术，高效能设计还提供高于800 MHz的时钟速度。

SweRV Core EH2

SweRV Core EH2是在EH1基础上构建的。它增加了双线程能力以获得更高的性能表现，可达到出色的7.8 CoreMark/MHz。

SweRV Core EL2

SweRV Core EL2是一款性能适中的小型超低功耗核心，针对状态机序列器和波形发生器等应用进行了优化。凭借高达4.3 CoreMark/MHz 的性能，它旨在取代 SoC 中的状态机和其他逻辑功能。

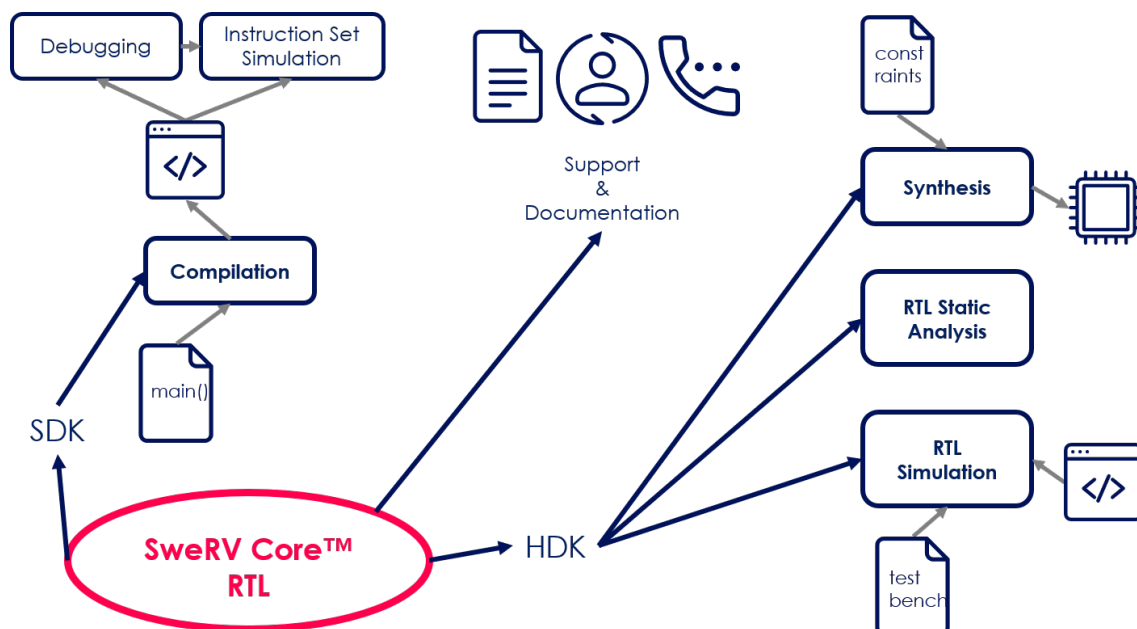
SweRV 核心将在未来几年用于西部数据产品。此外该设计是开放的，可以免费使用和传播。

完整的核心支持包

通过芯片联盟开放SweRV核心资源，使SoC设计者非常容易获得这些核心产品。然而，仅有开源的RTL还不足以在设计中部署SweRV内核，还需要完整的软件工具链以及经过测试的EDA流程，才能在集成电路中使用该核心并开发相应的固件。使用一套现成的成熟的流程和工具链要比从零开始开发更具成本效益。

SweRV支持包包含了在集成电路中部署西部数据SweRV核心所需的一切，为EDA工具流程和嵌入式软件开发提供支持，节省了从零开始设置EDA流程所需的大量精力。此外该支持包还提供了预定义的EDA流程，向用户抽象了特定EDA工具之间的差异，因此很容易根据需要切换和更新流程。该软件包是完整的并支持嵌入式软件开发、仿真、实施和综合调试等。

SweRV核心支持包目前有免费和专业两个版本。免费版由开源可交付产品和基础设施组成，用于使用开源EDA工具和SDK。专业版结合了开源和商业可交付产品，它提供了使用主流商业EDA工具的流程、示例和模型。Codasip通过电子邮件和电话为该版本提供专业支持。修改后的RTL验证则是根据客户需求提供的按需服务。



免费版本

该版本主要针对教育和研究机构使用，其特点是：

- ✓ 西部数据SweRV核心开放 RTL
- ✓ SoC示例开放 RTL
- ✓ 用于开放EDA工具的IP特定流程
- ✓ 西部数据Whisper ISS
- ✓ RISC-V 革奴工具链
- ✓ Eclipse IDE
- ✓ 开放式OCD 调试工具
- ✓ 用于 SoC 示例的软件工具
- ✓ 用于EDA和IP的Codasip基础设施

专业版本

该软件包的专业版针对商业SoC设计，另外还有一些功能。

- ✓ 商业仿真器流程
- ✓ 商业合成工具流程
- ✓ 商业RTL静态代码分析流程
- ✓ 等效性检查
- ✓ Codasip专业支持

SweRV Core EH1的额外附加功能:

1. 浮点单元 (FPU)，支持[F]和[D]
2. 可配置大小的数据缓存 (AXI / AHB-Lite)
3. 用于位操作的附加指令[B]