

CODASIP RISC-V处理器系列

我们的优势产品，您的成功之门！

Codalip所有的处理器都经过了充分的验证，可以立即部署，或者作为Codalip Studio定制的快速启动基础。

如果您需要现成的RISC-V处理器内核，那么Codalip提供一系列基于RISC-V标准的微架构实现，几乎可以满足任何应用需求。对于嵌入式领域，我们提供的处理器侧重于两种不同的主要需求：小型高效的**低功耗嵌入式内核**（32位）和强大的**高性能嵌入式内核**（64位）。除此以外，Codalip还有最先进的能够运行Linux的**应用处理器**。

基于微体系结构的复杂程度，每个领域都包含多个产品系列。



Codalip RISC-V 处理器产品组合

强大的RISC-V开源力量

Codalip处理器系列的基石是RISC-V ISA（指令集架构）。它是一个开放的、独立的免版税的架构，可以保护您对系统软件的投资，从而将风险降到最低。

较长的使用寿命

RISC-V的开源模式已非常成熟并得到了整个行业的支持，它提供了一个强大可靠并不断增长的生态系统，不依赖于单一的供应商，这意味着您在未来将不必面对与不兼容相关的重新设计成本。RISC-V开源架构是传统的封闭式架构的成熟可靠的替代方案。

源源不断的创新动力

RISC-V是模块化的结构且比较灵活。它包括始终存在的基本指令，以及各种标准扩展，您可以根据具体需求进行选择。在此基础上，RISC-V允许创建自定义指令，以实现最佳性能、功率或面积目标，并使您的设计最终成为独一无二的竞争产品。

完整的软件生态系统

Codalip处理器系列提供了**Codalip CodeSpace** IDE和用于RISC-V内核的SDK。Codalip CodeSpace是一个具有竞争力的软件开发平台，它基于开放的Eclipse框架。SDK包括汇编器/反汇编器、编译器、链接器、分析器和调试器。由于对LLVM后端进行了专有的优化，该编译器在一系列的基准测试中优于社区替代方案。

通过使用RISC-V开放ISA，用户可以选择多种嵌入式软件、应用软件和操作系统。

标准总线接入

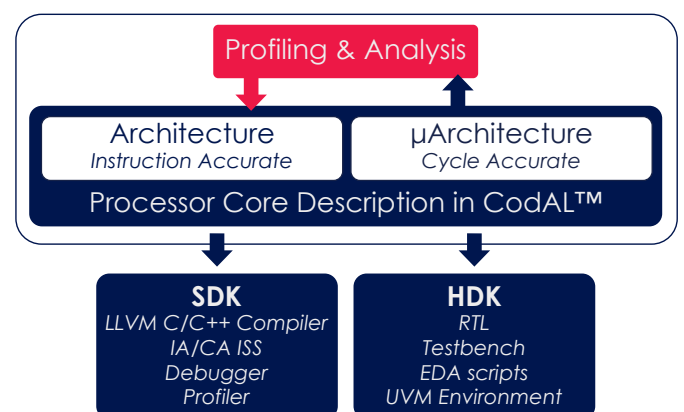
Codalip提供多种AMBA协议的本地接口支持，并且可以配置和定制接口，从而保留在工业标准外设IP上的投资，而不必承担因使用总线桥造成的延迟损失。

CODASIP STUDIO助您轻松实现完美定制

所有的Codalip处理器都可以立即部署，或者使用Codalip Studio这一独特的EDA工具集进行定制。

通过Codalip Studio，您可以轻松添加标准RISC-V扩展，或者通过创建自定义指令和更改微架构特性来进行无限创新。Codalip Studio的高度自动化使得任何任务都变得快速而简单，最终使得您可以创建具有最佳功率、性能和面积比率的领域专用处理器。

Codalip Studio同时允许验证修改过的处理器内核，自动生成完整的自定义HDK和SDK，并在几天内就可以完成原本需要数周的工作任务。



Codalip Studio 工作流程



CODASIP RISC-V处理器系列产品详情

Codalip提供以下预先验证并立即可用的配置：

处理器系列	低功耗嵌入式	高性能嵌入式	应用处理器
标准RISC-V 调试 JTAG (4针/2针) 压缩指令 AMBA 总线协议	32-位 高达128 个中断	64-位 高达256个中断	64-位 浮点单元 Linux 兼容
7 SERIES 7级流水线 IMC 指令集 32 位寄存器 分支预测器 并行乘法器			Codalip A70 Codalip A70P Codalip A70-MP Codalip A70P-MP
5 SERIES 5级流水线 IMC 指令集 32 位寄存器 分支预测器 并行乘法器	Codalip L50 Codalip L50F	Codalip H50 Codalip H50F	
3 SERIES 3级流水线 IMC 指令集 32 位寄存器 并行乘法器	Codalip L31 Codalip L31F Codalip L30* Codalip L30F*		
1 SERIES 3级流水线 EMC 指令集 16 位寄存器 顺序乘法器	Codalip L11 Codalip L10*		

* 不适用于新设计

F = 浮点单元, P = RISC-V P Packed SIMD 扩展, MP = 多处理

以下为可交付成品：

SDK

- ✓ 编译工具链 (LLVM)
- ✓ C/C++ 语言库
- ✓ 指令和周期精确模拟器

HDK

- ✓ RTL
- ✓ RTL模拟测试平台和运行脚本
- ✓ 合成脚本和约束条件
- ✓ 调试工具(OpenOCD, LLDB)
- ✓ 基准测试 (Coremark, Dhrystone)

包括外围设备的FPGA评估平台

带有源文件、makefile/Eclipse项目和预编译二进制文件的**应用程序**：

- ✓ 应用程序示例
- ✓ 基准测试 (Coremark, Dhrystone)

文件

- ✓ 数据表格
- ✓ 使用手册(Package, SDK...)
- ✓ 说明 (ISA, Privilege, Debug...)

可选功能

存储器保护：标准RISC-V PMP，高达16个区域

缓存存储器（指令和数据）

- ✓ 自定义缓存大小
- ✓ 自定义行大小
- ✓ 自定义缓存方式数量

紧密耦合的存储程序（指令和数据）：可定制，每个高达2 MB

外围设备

标准协议(AMBA)
扩展组合