

→ Codasip FPGA 评估平台



通过Codasip的FPGA评估平台，可以在几分钟内轻松评估任何Codasip RISC-V处理器。

该评估平台共分嵌入式内核平台和应用内核平台两种，能够协助客户轻松实现对Codasip RISC-V IP的评估。且两个平台都能在15分钟内开始并运行第一个C程序。

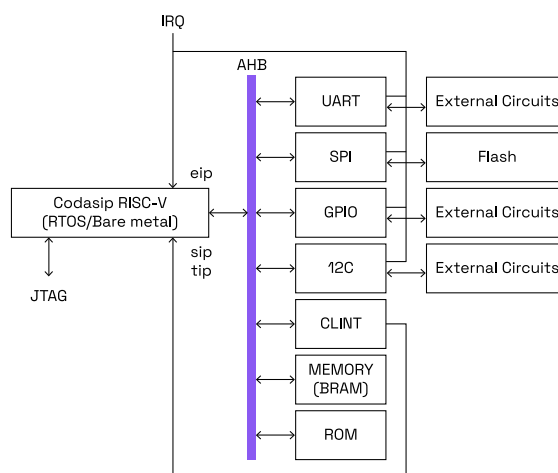
每个评估平台包含选定的RISC-V处理器IP和一个包含外设和AMBA总线互连的子系统。FPGA顶层包括用于外部存储的时钟发生器和DDR控制器，并集成了一些FPGA外围设备，如microSD卡。每个平台以针对所支持的FPGA板的比特流形式分发，也可以作为源代码分发。

一个Codasip FPGA 评估平台包括：

硬件	软件	文档
<ul style="list-style-type: none"> - 源代码和Vivado构建脚本 - 预先构建的比特流 - 带有FSBL (第一步启动加载程序) 的ROM(只读闪存)初始化文件 	<ul style="list-style-type: none"> - 裸机演示 - Linux图像和源 (仅应用内核) - RTOS 实时操作系统 (仅嵌入式内核) - FSBL源 - 用OpenOCD (开源片上调试器) 进行调试 	<ul style="list-style-type: none"> - 程序员与用户指南

嵌入式内核评估平台

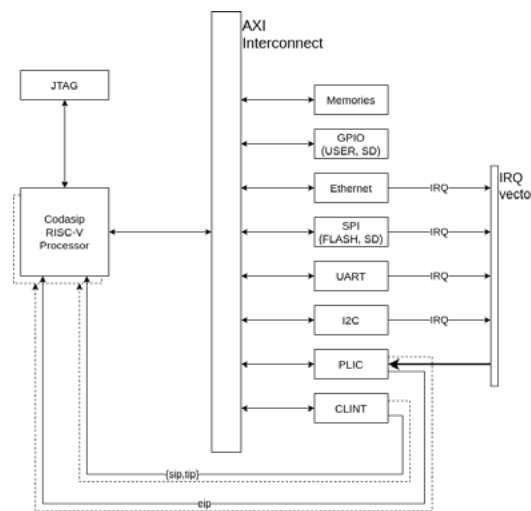
基于AHB(高级高性能总线)的嵌入式内核评估平台是为评估Codasip的低功耗和高性能嵌入式内核提供的。客户可以用它来对裸机软件或RTOS (如FreeRTOS) 的系统进行评估。



Codasip evaluation platform for embedded cores

应用内核评估平台

该评估平台基于AHB或AXI (高级总线协议)，旨在支持基于应用处理器的单核或多核系统。平台配有用于嵌入式Linux图像和支持Linux编译和用户应用的文档。



Codasip evaluation platform for application cores

单核系统针对简单的开发板。多核系统则需要更复杂的开发板。

即刻联系我们获得评估套餐！

详情请联系邮件：contact@codasip.com